

USB 3.0电路保护

USB 3.0 Circuit Protection

摘要: USB 3.0接口设备集合了通信速度为5Gbps的四个额外的数据通道，而且电源总线也有着高达900mA的最大输出电流。这些新的USB 3.0规格加上集成芯片几何尺寸的不断缩小，使得预防电气瞬变和过流故障也变得更重要复杂。即使是很小的静电放电（ESD）和短路事故带来的危害也相比更大。寄生电容，低钳位电压和低电阻成为电路保护元件选择中的关键指标。本文网络版地址：<http://www.eepw.com.cn/article/145483.htm>

关键词: USB 3.0；电路保护；ESD保护；超高速电路；数据完整性

DOI: 10.3969/j.issn.1005-5517.2013.6.014

USB 3.0接口设备集合了通信速度为5Gbps的四个额外的数据通道，而且电源总线也有着高达900mA的最大输出电流。这些新的USB 3.0规格加上集成芯片几何尺寸的不断缩小，使得预防电气瞬变和过流故障也变得更重要复杂。即使是很小的静电放电（ESD）和短路事故带来的危害也相比更大。

更强的生产能力，更敏锐的芯片灵敏度，以及信号完整性和系统的可靠性都应该是系统设计人员非常关注的事情。寄生电容，低钳位电压和低电阻成为电路保护元件选择中的关键指标。由于电源线可用允许更大的电流通过，电流保护器可以有较低的电阻在确保低压降方面也变得至关重要。一项成功设计的关键是要明白关键选择标准和保护技术（PTC电阻，压敏电阻，聚合物和硅为原料的设

备）之间的优化权衡。本应用笔记详细解释了需要考虑的因素和问题。

USB 3.0 的工作特性

通用串行总线（USB）标准是一套电子系统之间高速有线通信的接口规范。USB 3.0标准规定了数据传输速度的提高，输出功率的增加并保持和USB 2.0设备向后兼容。

从USB 2.0到USB 3.0最重要的物理变化是称为SSRX+ / SSRX和SSTx+

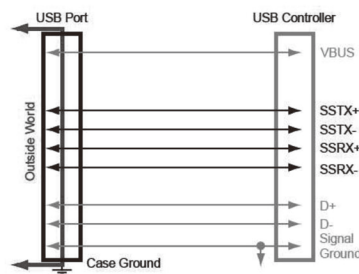


图1 USB 3.0 增加了双差分数据对

/ SSTx的两个差分数据的引进，并且他们保持着和现有的D-/ D+数据总线并列运行。这允许了数据全双工同时传输，而USB 2.0总线只能单个双工传输。

USB3.0还包括把电源总线上的电流从500mA增加到900mA，这样也就扩大了为外部设备供电的选择余地，不再需要额外的电源了。

USB 3.0电路保护所面临的挑战

前几代USB使用的ESD静电保护以不足以保护USB 3.0，因为USB 3.0的数据传输速率已升至5Gbps和通道电容为支持新的数据传输速率也下降了。设计师们面临的挑战是要找到电压瞬态保护更好的解决方案，使敏感数据线在没有增加信号畸变电容的情况下也能得以保护。

引进的额外的差分数据对需要更多的数据线得到防静电保护，过去分

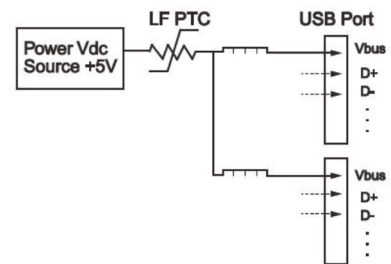


图2 USB 3.0多端口集线器配置（另请参见图7和8）

Number of USB 3.0 Ports	Littelfuse p/n	Footprint	Vmax (Vdc)	Ihold 20C (A)	Ihold 60C (A)	8A trip (sec), 20C	R1max (ohms)
1	0603L150SLYR	0603	6	1.5	0.95	0.5	0.08
1	1210L200SLYR	1210	6	2	1.29	3	0.024
2	1206L350SLYR	1206	6	3.5	2.19	5	0.018
Battery Charging 1.2 (1 port)	1206L260SLTHYR	1206	6	2.6	1.65	4	0.026

图3 美国力特为USB 3.0推荐的PTC产品

离器件的保护解决方案是保护每个单独的数据线，这可能不是理想的解决方案了。直接放在数据对中的新半导体阵列ESD保护装置，不仅保护了传统的USB 2.0数据线，而且也保护了这些额外的数据信号对。

对于过电流保护，USB3.0规范第11.4.1.1.1规定：(1)为了安全起见，主机和所有自供电集线器必须实现过电流保护，该集线器必须具有一种方法来检测过电流情况，并将其报告至USB软件。(2)过电流限制机制必须在无需用户干预的前提下自行复位。聚合物PTC和固态开关就是可以用于过电流限制的方法。

按照UL60950-1标准的一些要求，可能还需要过电流保护。

过电流保护

USB总线收发器IC(集成电路)或电源管理IC可有一些电流限制功能，但是，当在IC不包括含电流限制功能或附加的保护是必需时，电路设计人员必须为电源总线设计电流限制PTC。

在电源总线上(参见图7)安装的聚合物PTC器件可以在短路的情况下限制电流，并防止由突然的短路引起

的过电流损坏。它也可以帮助实现UL60950-1标准中第2.5节(有限电源，表2B)的规定，其中规定必须限制短路电流在5秒内小于8A。

相关的USB集线器应用程序和USB 3.0的过电流保护规范如11.4.1.1.1条中陈述：如果下行端口的总电流超过预定值时，过电流保护电路可以消除或减少所受影响的下行端口的功率。预设值不能超过5.0A，而且必须足够大于所允许的最大端口电流或时间延迟的瞬态电流(例如，开机，动态连接或重新配置时)可以受到过电流保护。

图2示出了用于多端口集线器配置的PTC解决方案。对于单端口配置，见图7和图8本文档中的其他地方。

图3显示了推荐的单一端口和两个端口中联动的配置的PTC器件。我们还确定了新USB电池充电规范1.2版的PTC的解决方案。

在选择PTC为作为USB端口保护时，需要考虑几个关键参数：(1)目前最大端口(USB 3.0为900毫安)；(2)PTC位置的工作温度；(3)触发速度；(4)直流电阻。

图3中的PTC被选定为最适合USB

3.0端口保护。所有的PTC都能保护最大电流为900毫安的USB 3.0端口，就算最高工作温度为60℃的时候也不会跳闸。由于温度变化急剧PTC的速率可能会下降，所以这也是PTC选择过程中的一个重要方面。设计师选择PTC的时候还应考虑不兼容的USB 3.0设备负载着900毫安的电流。在最高工作温度下的保持电流需要大于超过900毫安的最大可用电流，否则，PTC有可能会错误触发。

每个PTC是能够在电流8安的时候，以用时小于5秒的速度短路故障触发。符合UL60950-1有限电源规范以及把USB 3.0规范中电流限制在5安是很重要的。

选择最合适的PTC最后的关键参数是直流电阻。由于USB 3.0现在提供最大电流为900毫安，所以电路中的功耗变得尤为重要，需要降低到最小。此外，电源总线两端元件的电压降也需要降低到最小，特别当是该电路电阻预算很紧的时候。在图3所示的所有的PTC是由Lo-RHO电阻系数PTC制定，这是USB 3.0应用程序的最佳选择。

选择PTC时的主要目标是确保保持电流设备在设计温度下至少能承受900毫安电流。如图3中所示，我们选择60℃作为最糟糕的设计温度情况。1端口应用的最优选择的产品型号是0603L150SLYR，因为它不但是有着最小的外形而且可以支持最大所需的电流(0.95安)。此时设计温度为60℃。

在要求设计保持电流能留有更多可用空间情况下，产品型号1210L200SLYR是一个不错的选择，因为它在60℃时可以保持1.29安的电

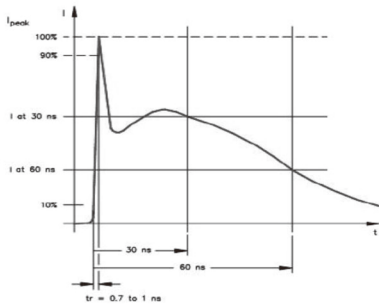


图4 IEC 61000-4-2 ESD 电流波形

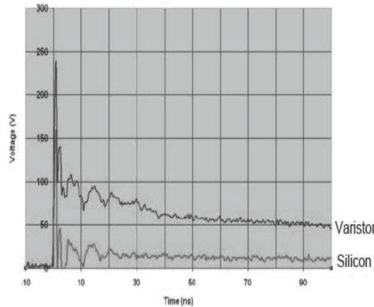


图5 半导体与压敏电阻的钳位性能对比图



图6 美国力特专为USB 3.0保护所设计的SP3012-04UTG和SP3012-06UTG TVS二极管阵列

流。两端口的应用程序设计人员可以把两个端口(总输出1.8安)联系在一起,使用一个PTC保护两个端口,产品型号1206L350SLYR是一个不错的选择,因为它在60℃时

可以保持2.19安的电流。所有推荐的型号都是能够在故障电流为8安的时候,以用时小于5秒的速度启动,以此满足各方面的安全考虑。

静电放电(ESD)保护

USB 3.0暴露系统的额外数据承受了更大的ESD威胁,因为它提供了更多电气瞬变的可能入口通道。

像USB 3.0一类的接口可以通过包括用户触摸连接器上的任意插脚或任何一个开放式连接线连接到端口上的一些机制接触到静电ESD。尽管现代IC芯片往往有受到一定程度的自我保护(通常在500~2kV的),这些防静电水平等级是根据有着1500Ω放电电阻的MIL-STD HBM模型分级的。MIL-STD模型中,一个2kV的脉冲相当于有着330Ω放电电阻且电压为500V的IEC61000-4-2模型。目前HBM可用脉冲在相同的瞬态电压是IEC模型可用的四分之一。

发生静电放电事故时电压往往可以高达15千伏甚至更高,其会导致软故障,潜在损害或灾难性故障。额外的ESD保护是提高现代界面端口生存能力的必要条件。为了确定外部ESD事故的预防系统,已经开发了几个测试标准,其中国际电工委员会(IEC)61000-4-2条款受到最广泛的认可。该标准定义了ESD在不同的环境和安装条件中的测试水平,并建立了测试程序。现如今的超高速USB 3.0端口是一定能够承受至少8千伏的接触放电,这也是IEC 61000-4-2条款第4级的要求。

有了更高的数据速率,就特别需要注意组件的电流容量以保护电路。而且系统设计人员在选择时的ESD保护器件时应该意识到的还有许多其它需要注意的重要参数。这些参数包括:(1)动态电阻和钳位电压;(2)击穿电压;(3)寄生电容;(4)最大ESD能力;(5)多脉冲能力;(6)封装形状;(7)关断状态的阻抗或泄漏电流;(8)设备配置和布局的灵活性。

现如今市场上有几种不同的防静电抑制技术,例如MLVs(多层陶瓷压敏电阻),聚合物ESD抑制器和半导体

的ESD抑制技术。是否选择了正确的保护将决定USB3.0端口是否可以承受ESD事故。

设计师们必须特别关注器件电容,钳位电压和动态电阻,因为这些参数对选择最佳ESD保护至关重要。一些设备保护制造商设计出了有着最小寄生电容以提高信号的最大完整性的产品,同时有些产品的钳位性能达到了最大化虽然代价是电容很高。

像TVS二极管和二极管阵列的半导体有着最低动态电阻,提供卓越的钳位性能,并能保持非常低寄生封装电容。图5示出了硅的钳位性能与MLV ESD保护技术的对比。正如可以看到的,以硅为基础的解决方案的钳位电压更低。

USB 3.0的眼图测试结果如图9中所示,美国力特的TVS二极管阵列,通过结合低钳位电压和低电容ESD保护给USB 3.0应用程序提供了最好的保护技术。

TVS二极管阵列比如美国力特的SP3012-06UTG型号等设备提供多通道ESD保护解决方案,USB 3.0保护的最佳选择。美国力特的SPA®设备的工作方式有两种。首先,它们的二极管

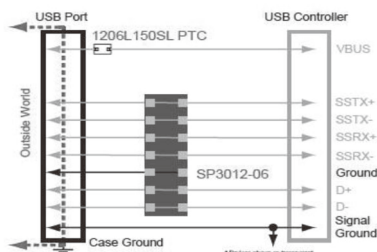


图7 USB3.0的SP3012设备的静电保护

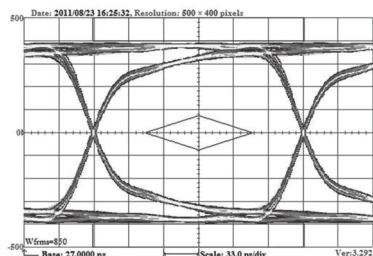


图9 5Gbps 的SP3012系列眼状图能吸收瞬态电流，泻放电流；第二，能通过雪崩或齐纳二极管来钳制电压电平。图7显示的是美国力特USB 3.0设备SP3012-06UTG型号的静电保护解决方案。

它提供6行±12kV静电保护，能够确保保护单一3.5x1.35mm的包装里的所有USB 3.0数据线。美国力特SP3012-06UTG免除了设计人员为使

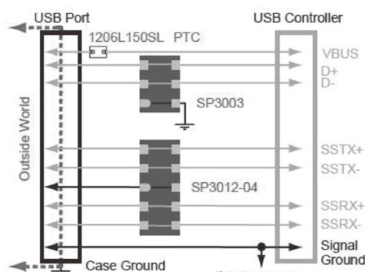


图8 SP3012和SP3003型号对USB3.0的静电保护

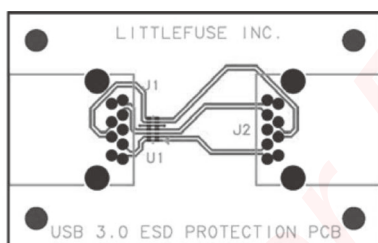


图10 SP3012-06UTG评估板的快照用多个ESD保护装置而占用宝贵的电路板空间的担心。此外，SP3012具有仅为0.4Ω的极低动态电阻，这为USB 3.0芯片组提供了同类产品一流的钳位性能和对过压事件非常敏感的发收器芯片。

另外，如果设计人员希望实现两个设备解决方案，推SP3012-04UTG和SP3003-02UTG，它们可用于保护

那六行数据线(参见图8)。SP3003保护传统的D+ / D-对，而SP3012则可以保护两个极速差分对。

信号完整性

保持USB 3.0数据完整性是至关重要的，任何少量的附加电容都可以导致信号失真，并降低信号的可靠性。测试静电抑制器的寄生电容对信号完整性的影响的方法之一是进行眼图测试。此测试需要对重复的数字信号进行采样，并在示波器上显示所得到的眼孔图样。眼图经常被用来定义可接受的信号质量和依从性。

图9显示了美国力特SP3012-06UTG用一个5Gbps的USB 3.0符合性测试图案和掩模“通过”的眼状图。图10显示了该评估板的PCB布局。为了模拟一个真实的世界USB 3.0数据路径，测试电路板是用90Ω差分信号对和USB3.0接口设计的。

由图可以看出，信号一直在掩模边界内，而且眼图宽度是保持不变的，这样给设计者在系统电容预算内提供了很大的灵活性。[EW]



本方案分别对功率为-20dbm、

-50dbm、-80dbm、-100dbm、-105dbm的信号进行了误码率测试，一般情况下，功率越小，信噪比越小，误码率越高。图5~9是不同功率信号的同步相关性，由图可以看出同步相关性较高，这是定位同步位置和抽样判决的基础。

误码率测试结果

接收端在进行误码性能测试中，

测试信号的长度均为50帧，将接收端解调出的信号和发送端的测试信号进行对比，不同的则定义为误码，从而得出误码率。图10是MATLAB的误码率性能测试曲线的对比图。

结论

通过测试结果可以得出该方案中的同步算法具有准确性和通用性，在调试中对抽样判决进行了调整，从而使得系统误码率得到了进一步的优

化，验证了该方案的可行性，在工程实践中具有很好的实用价值。[EW]

参考文献：

- [1] 郑相群, 陆锦华, 郑岗. 数字集群移动通信系统[M]. 电子工业出版社, 2005: 1-121
- [2] 丁婧. DMR数字终端物理层传输技术的研究. 西安电子科技大学硕士论文, 2009
- [3] 徐贵森, 刘鑫, 谭学治. 浅谈无线电对讲机模拟转数字. 移动通信, 2009(3): 22-24
- [4] ETSI TS 102 361-1: Electromagnetic compatibility and Radio spectrum Matters (ERM): Digital Mobile Radio (DMR) Systems; Part 1: DMR Air Interface (AI) Protocol
- [5] 张维良, 郭兴波, 潘长勇, 等. 平方根升余弦滚降FIR数字滤波器的设计[J]. 电讯技术, 2002 (6): 53
- [6] 凌志云. 基于DSP实现根升余弦滚降滤波器的研究[J]. 国外电子测量技术, 2006, 25(1): 8-9
- [7] 文安平. 平方根升余弦滚降数字滤波器的设计与实现[J]. 信息技术, 2005(9): 58
- [8] 冯天雨, 杨家玮. 8PSK调制解调技术实现的研究[J]. 重庆邮电学院学报, 2005, 17(4): 440-44

嵌入式资源免费下载

总线协议:

1. [基于 PCIe 驱动程序的数据传输卡 DMA 传输](#)
2. [基于 PCIe 总线协议的设备驱动开发](#)
3. [CANopen 协议介绍](#)
4. [基于 PXI 总线 RS422 数据通信卡 WDM 驱动程序设计](#)
5. [FPGA 实现 PCIe 总线 DMA 设计](#)
6. [PCI Express 协议实现与验证](#)
7. [VPX 总线技术及其实现](#)
8. [基于 Xilinx FPGA 的 PCIE 接口实现](#)
9. [基于 PCI 总线的 GPS 授时卡设计](#)
10. [基于 CPCI 标准的 6U 信号处理平台的设计](#)

VxWorks:

1. [基于 VxWorks 的多任务程序设计](#)
2. [基于 VxWorks 的数据采集存储装置设计](#)
3. [Flash 文件系统分析及其在 VxWorks 中的实现](#)
4. [VxWorks 多任务编程中的异常研究](#)
5. [VxWorks 应用技巧两例](#)
6. [一种基于 VxWorks 的飞行仿真实时管理系统](#)
7. [在 VxWorks 系统中使用 TrueType 字库](#)
8. [基于 FreeType 的 VxWorks 中文显示方案](#)
9. [基于 Tilcon 的 VxWorks 简单动画开发](#)
10. [基于 Tilcon 的某武器显控系统界面设计](#)
11. [基于 Tilcon 的综合导航信息处理装置界面设计](#)
12. [VxWorks 的内存配置和管理](#)
13. [基于 VxWorks 系统的 PCI 配置与应用](#)
14. [基于 MPC8270 的 VxWorks BSP 的移植](#)

Linux:

1. [Linux 程序设计第三版及源代码](#)
2. [NAND FLASH 文件系统的设计与实现](#)
3. [多通道串行通信设备的 Linux 驱动程序实现](#)
4. [Zsh 开发指南-数组](#)
5. [常用 GDB 命令中文速览](#)
6. [嵌入式 C 进阶之道](#)

Windows CE:

1. [Windows CE.NET 下 YAFFS 文件系统 NAND Flash 驱动程序设计](#)
2. [Windows CE 的 CAN 总线驱动程序设计](#)
3. [基于 Windows CE.NET 的 ADC 驱动程序实现与应用的研究](#)
4. [基于 Windows CE.NET 平台的串行通信实现](#)
5. [基于 Windows CE.NET 下的 GPRS 模块的研究与开发](#)
6. [win2k 下 NTFS 分区用 ntldr 加载进 dos 源代码](#)
7. [Windows 下的 USB 设备驱动程序开发](#)
8. [WinCE 的大容量程控数据传输解决方案设计](#)
9. [WinCE6.0 安装开发详解](#)
10. [DOS 下仿 Windows 的自带计算器程序 C 源码](#)
11. [G726 局域网语音通话程序和源代码](#)
12. [WinCE 主板加载第三方驱动程序的方法](#)
13. [WinCE 下的注册表编辑程序和源代码](#)
14. [WinCE 串口通信源代码](#)
15. [WINCE 的 SD 卡程序\[可实现读写的源码\]](#)

PowerPC:

1. [Freescale MPC8536 开发板原理图](#)
2. [基于 MPC8548E 的固件设计](#)
3. [基于 MPC8548E 的嵌入式数据处理系统设计](#)
4. [基于 PowerPC 嵌入式网络通信平台的实现](#)
5. [PowerPC 在车辆显控系统中的应用](#)
6. [基于 PowerPC 的单板计算机的设计](#)

ARM:

1. [基于 DiskOnChip 2000 的驱动程序设计及应用](#)
2. [基于 ARM 体系的 PC-104 总线设计](#)
3. [基于 ARM 的嵌入式系统中断处理机制研究](#)
4. [设计 ARM 的中断处理](#)
5. [基于 ARM 的数据采集系统并行总线的驱动设计](#)
6. [S3C2410 下的 TFT LCD 驱动源码](#)
7. [STM32 SD 卡移植 FATFS 文件系统源码](#)
8. [STM32 ADC 多通道源码](#)
9. [ARM Linux 在 EP7312 上的移植](#)

Hardware:

1. [DSP 电源的典型设计](#)
2. [高频脉冲电源设计](#)
3. [电源的综合保护设计](#)
4. [任意波形电源的设计](#)
5. [高速 PCB 信号完整性分析及应用](#)
6. [DM642 高速图像采集系统的电磁干扰设计](#)