

PCI接口的 PLX9052实现

王新艳¹, 丁高磊²

(1. 青岛职业技术学院, 山东 青岛 266555; 2 中国电子科技集团电子第四十一研究所, 山东 青岛 266555)

摘要: 介绍在 PCI接口开发中应用广泛的 PLX9052芯片的 EEp rom 配置、地址映射、配置寄存器和本地寄存器的设置及其 W indriver驱动程序的开发步骤。

关键词: PCI PLX9052; Eep rom;配置寄存器;W indriver

中图分类号: TP39

文献标识码: B

文章编号: 1006 - 2394(2006)01 - 0072 - 02

PCI Interface Achieved by PLX9052

WANG Xin-yan¹, DING Gao-lei²

(1. Qingdao Vocational and Technical College, Qingdao 266555, China; 2. The 41th Institute of CETC, Qingdao 266555, China)

Abstract: EEp rom configuration, address mapping, configuration registers and local configuration register of PCI interface chip PLX9052 were introduced. The step of using W indriver to develop driver was given.

Key words: PCI PLX9052; Eep rom; configuration register; W indriver

1 引言

PLX9052是 PLX公司继 PLX9050之后推出的低成本 PCI总线接口芯片,符合 PCI 2.1规范,可作为 PCI总线目标设备实现基本的传送要求;有 5个局部地址空间和 4个局部设备片选信号,局部总线与 PCI总线时钟相互独立运行,支持 ISA接口模式。

9052的工作过程如下:加电后, Eep rom 内容自动加载至配置寄存器和本地寄存器。同时,根据 Eep rom 内容,9052对中断响应方式(本地中断,高低电平等)和地址映射方式(选择五个本地基地址空间之一,其中第五个是扩展 ROM基地址空间)等进行设置,然后操作系统对 PCI接口数字信号处理板进行识别和注册,这样,在总线的驱动下就可以和 DSP进行数据交换了。当然,这些都依赖于驱动程序的实现。

下面着重讨论 Eep rom 配置、寄存器配置、地址映射和 W indriver下驱动的开发。

2 外围配置

加电时,9052芯片的 RST#信号使其内部寄存器复位为默认值。9052置 LRESET#有效,检测是否存在 Eep rom。如果 Eep rom 存在而且其最前面的 6个字节不是全 1,则 9052将 Eep rom 内容加载至内部寄存器;否则,使用原来的默认值。

Eep rom 起始位设置为 0时指明 Eep rom 存在(首先 CNTRL[28]应设置为 1以指明 Eep rom 存在,9052才会承认其存在);当没有 Eep rom时应将 EEDO通过电阻置高电平,否则易导致 9052将配置寄存器全部加

载为 0。串行时钟由 9052芯片时钟 32分频得到。

用户可以对 PCI接口芯片进行“软”复位,即通过设置本地配置寄存器的 50h的 CNTRL[30]为 1来复位 9052,使 RST#和 LRESET#有效,除了 BCLKO, EECS, EEDI, EESK(此三个引脚连接 Eep rom)和 LHOLDA信号外,其他引脚置为闲置状态;与加电复位不同的是配置寄存器和本地配置寄存器内容不变,此时仅前者可以更改。

3 配置寄存器

每个 PCI设备都有自己的配置空间,即一个容量为 256字节并具有特定结构的连续地址空间。这个空间又分为首部寄存器(见表 1)和设备有关区两部分。

表 1 配置寄存器

00	设备 D	供应商 D
01	状态字寄存器	命令字寄存器
02	类代码	版本 D
03	内置自检寄存器	首部类型 延迟定时器 Cache行容量寄存器
04		基地址 0寄存器
05		基地址 1寄存器
06		基地址 2寄存器
07		基地址 3寄存器
08		基地址 4寄存器
09		基地址 5寄存器
10		CardBus卡信息结构指针寄存器
11	子系统 D	子系统供应商 D
12		扩展 ROM基地址寄存器
13	保留	新能力指针寄存器
14		保留
15	优先级请求寄存器	时间片请求寄存器 中断引脚寄存器 中断线寄存器

收稿日期: 2005 - 08

作者简介: 王新艳(1979—),女,教师,在读工程硕士,主要从事电子与通信工程方面的教学与研究。

首部寄存器的长度是 16个双字,即 64字节,每个设备都必须配置该区的寄存器,其中的各个字段用来唯一地标识设备;设备有关区的 196个字节的作用由设备指定,且因设备而异。

我们可以分别从主机通过 PCI接口和 Eep rom 对 PC 配置寄存器进行配置,不过其权限不同,不能任意设置;而对本地配置寄存器(见表 2)则可以通过 PCI 接口和 Eep rom 来进行任意地设置,对其设置的步骤如下:

表 2 本地配置寄存器

PCI(以双字为单位从本地基地址偏移)	为保证与 PC105X家族芯片兼容,支持将来的应用,将未用的位填 0	PCI和串行 Eep rom 的可写性
00H ~ 10H	本地地址空间(0~3)和本地扩展 ROM 域范围	是
14H ~ 24H	本地地址空间(0~3)和扩展 ROM 本地基地址(重映射)	是
28H ~ 38H	本地地址空间(0~3)和扩展 ROM 总线域描述	是
3CH ~ 48H	片选(0~3)基地址	是
4CH	中断控制状态寄存器	是
50H	串行 Eep rom 控制,PCI从属响应,用户 I/O 控制,初始化控制	是

(1)确定后继存在的 DSP和数据交换功能。(2)观察系统分配的地址范围。(3)根据可用地址范围,编程设备的存储器、地址译码器、I/O 地址译码器,甚至扩展 ROM 地址译码器,保证无地址冲突。(4)确定需要使用 PCI中断请求引脚的,设置中断引脚寄存器。(5)确定对获得 PCI总线访问权的速度要求,以及为达到良好性能对 PCI总线权保持多久。(6)编程设备的延迟定时器(即时间片寄存器)。

4 地址映射

PLX 9052的地址映射原理是:通过配置寄存器和本地寄存器的设置,9052将 CPU 直接对内存某个地址进行的访问转换为对 PCI接口本地地址空间的访问。

在配置寄存器中选择本地地址空间 1的地址作为起始地址(此处地址为主机内存地址,由系统自动分配),选择本地配置寄存器中相应的本地寄存器,需要访问的地址范围可以在 Eep rom 中设定,本地地址从 0 开始。

具体设置参见下面我们在项目开发中使用的例子,其中较难确定的内容如下:

选择本地寄存器 1,并设置本地寄存器的“PCI到本地地址空间的域”为 ffffffff;

设置“PCI到本地地址空间的本地基地址(重映射)为 00000021;

设置“本地地址空间总线域描述器”为 40584c02;

设置“片选基地址和域寄存器”为 00000029。

设置“中断控制和状态寄存器”为 00000445

下面是一个 Eep rom 内容的示例:

905010b5, 06800000, 905010b5, 00000100,
fff00000, ffffffff, fff00000, fff00000,
00000000, 02000016, 00000021, 01000000,
04000000, 00000000, 40584c02, 40584c02,
00800005, 542138e9, 00000000, 02080000,
00000029, 01010000, 04080000, 00000445,(本地中断设置有效电平为高或低)

18c0c492, ffffffff, ffffffff, ffffffff,
fffffff, ffffffff, ffffffff, ffffffff,

项目中使用本地中断 LNTi1且为低有效,NTC-SR,即本地寄存器的 4Ch 处的第 1 位必须置为 0,否则将导致系统启动时不断地发送 PCI中断请求而产生死机现象,这一点请注意。

5 驱动开发

本文以 Windriver作为开发工具来讨论,步骤如下:

(1) 选择硬件

运行 DriveWizard 程序。DriveWizard 将会显示所有的即插即用设备:从列表中选择 PLX9052 接口卡。

(2) 检测 定义硬件

DriverWizard 将自动测试即插即用设备资源(I/O 范围,内存范围以及中断)。

(3) 测试硬件

在写驱动程序之前确信数字信号处理板工作正常:可以使用 Wizard 程序诊断硬件。

(4) 产生驱动程序代码

使用 DriverWizard 产生驱动程序代码:

操作硬件的应用程序级(内核级)API函数:对设备的查找,寄存器、内存、Eep rom 等的读写。

操作硬件的样本应用程序和其他各种工程文件(取决于各种具体的操作系统及环境)。

(5) 编译及运行:

让 DriverWizard 为编译器(VC, C++ Builder 等)产生工程文件。

编译样本诊断程序并运行,这个样本程序是最终的驱动程序的一个雏形。

其中 Windriver 对 PLX 的芯片提供更直接的支持,它已经生成了一个比上述五个步骤更加完善的应用程序。在 Windriver 的安装目录的“.. \plx \ 9050”

(下转第 77 页)

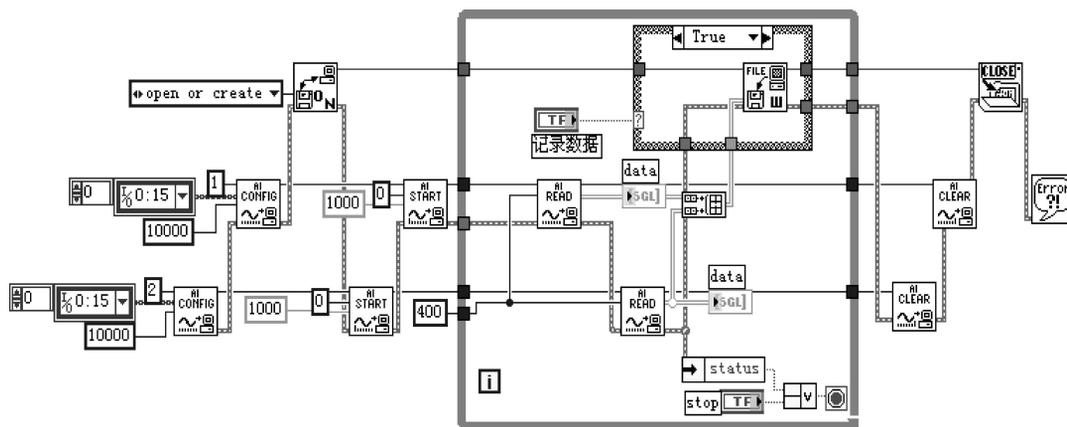


图 2 采用多线程完成实时多通道数据采集、显示及实时数据保存

速信号处理组件的工作状态参数,同时通过 RS232 实时地读取控制转台的状态,并记录相关数据。

2.4 数据显示与保存

该采集系统实时显示采集通道信号。根据使用要求,可选择显示 12 路模拟输出的信号曲线及其极大值和 7 路数字量,作用相当于多台并行工作的双踪示波器。因为数据采集通道多、测试时间长并且需要连续存储、数据量大,故选用了数据存储为 Binary 二进制的格式。它占用量小,在读写操作中无需数据转换过程,使得存储和读入的性能达到最高;在保存文件的文件头加入了数据创建的时间、被测产品编号、数据长度等信息,便于数据采集后的读取与处理。

2.5 数据回放

(上接第 73 页)

目录下可以找到已经编译生成的工程文件和 pci diag.exe 文件,运行后可以看到一个方便的 DOS 界面操作菜单(由于 W indriver 和该应用程序访问硬件时都需要调用同一个底层驱动,所以两者不能同时访问硬件),包括对配置寄存器,本地配置寄存器,内存, I/O 端口, Eeprom 的读写等,在诊断验证后级的硬件电路控制的时候非常方便和实用。

不过 W indriver 提供的 PC I 驱动对某一些事件不能及时反应,比如 PC I 芯片后级硬件(例如我们用到的是 DSP)产生的中断,此时就需要利用 WDM (Win-

(上接第 75 页)

完成对被测试对象测试功能。功能层是面向被测对象和用户的,为了便于用户操作,需要提供一个友好的人机界面。

4 小结

基于嵌入式技术的 ATS 设计要结合嵌入式实时操作系统、应用软件和测试系统三者间的特点,从节约系统资源、提高可靠性和灵活性的角度考虑,根据实际

当数据采集结束时或数据读入时,可选择回放,对采集的信号可以进行放大、缩小及对比,或者选用标签进行逐点观察。

2.6 分析

该系统可进行在线分析和离线分析。采集或读入多通道数据后,进行时域分析;选用不同的

窗函数,对采集数据进行频域分析,显示功率谱波形,得到采集信号的基频等数据,同时分析测试面上复声压值得到声源方向性。

3 结论

基于虚拟仪器技术的水下声波测控系统满足了有声信号采集和分析的要求,大幅度地降低了系统的开发、维护以及后期的升级成本,缩短了系统的开发周期,提高了系统的稳定性和可靠性。此外,我们随时可以根据被测产品的需要对系统进行多种组合或系统更新;它非常适合不同需求的试验测试、科学研究或者开发相关的数据采集控制系统。(郁红编发)

dows 驱动程序模型)方式编写的驱动解决此问题。

参考文献:

- [1] PLX Technology, Inc. XR-EEPROM Cross Reference List v4.0 [Z]. 2001.
- [2] PLX Technology, Inc. PCI9052 Data Book v1.0 [Z]. 2002.
- [3] TomShanley DonAnderson. PC 系统结构(第四版) [M]. 电子工业出版社, 2001.
- [4] 李贵山. PC 局部总线开发者指南 [M]. 西安电子科技大学出版社, 1997.
- [5] 马卫国,何佩琨. 通用高速 PC I 总线目标模块的设计 [J]. 电子技术应用, 1999, 25 (1). (许雪军编发)

需求,构建自动测试系统。

参考文献:

- [1] 张大波. 嵌入式系统原理、设计与应用 [M]. 机械工业出版社, 2005.
- [2] 赵茂泰. 智能仪器原理及应用(第 2 版) [M]. 电子工业出版社, 2004.
- [3] 王田苗. 嵌入式系统设计与实例开发(第 2 版) [M]. 清华大学出版社, 2003.

(许雪军编发)