

基于 VxWorks 和 FPGA 的授时系统设计 设计与实现

胡广浩, 张昊楠, 阮福明

(中海油田服务股份有限公司 物探事业部, 天津 300450)

摘要: 时间同步是海洋石油地震勘探中各系统协同工作的前提, 同步精度直接影响着地震数据的精度; 设计了一套基于嵌入式实时操作系统 VxWorks 和 FPGA 的授时系统, 精度优于 $50 \mu\text{s}$; 该系统采用工控 VME 机箱作为各模块载体, 基于 GPS 时间源和 FPGA 三级计时器进行精准时钟守护; 软件基于 VxWorks 设计, 详细介绍了基于 SNTP 协议的网络时间服务编程方法; 同时基于 GPIO 设计了一套通讯协议实现软件模块和 FPGA 模块的通讯; 该系统在中国海洋石油物探船上实际应用结果表明: 授时精度满足海洋石油勘探的时间同步精度要求, 长时间且稳定的提供时间服务满足可靠性要求; 在不失实时性和精度的前提下, 该系统采用了模块化设计, 良好的扩展能力, 使之易于扩展出具有时间标定或时间服务的应用系统。

关键词: 地震勘探; 授时; VxWorks; FPGA; GPIO; SNTP

Design and Implementation of Timing System Based on VxWorks and FPGA

HU Guanghao, ZHANG Haonan, RUAN Fuming

(Geophysical Department, China Oilfield Services Limited, Tianjin 300450, China)

Abstract: Time synchronization is the prerequisite for all systems to work together in offshore oil seismic exploration, while the synchronization accuracy directly affects the accuracy of seismic data. A timing system based on embedded real-time operating system VxWorks and FPGA is designed, and the timing accuracy is better than $50 \mu\text{s}$. The system uses the industrial control VME chassis as the carrier of each module, and uses the time source of GPS and three-level timer of FPGA to guard clock precisely. Based on VxWorks design, the software's programming method of network time service based on Simple Network Time Protocol (SNTP) is introduced in detail. Meanwhile, a set of communication protocol based on General-Purpose Input/Output ports (GPIO) is designed to realize the communication between software module and FPGA module. The timing system's practical application results on the China Offshore Petroleum Geophysical Survey ship show that the timing accuracy can meet the requirements of time synchronization accuracy for offshore oil exploration, and the long and stable time service can meet the requirements of reliability. On the premise of losing real-time and accuracy, the system adopts the modular design and has good expansion ability, which makes it easy to expand the application system with time calibration or time service.

Keywords: seismic exploration; timing; VxWorks; FPGA; GPIO; SNTP

0 引言

中国海油开展自主海上地震勘探装备研发^[1-2], 实现海洋地震拖缆采集装备产业化应用并跻身国际先进行列。拖缆综合导航系统是物探船的“大脑”, 负责指挥和控制地震勘探作业过程。“海途”拖缆综合导航系统由综合导航系统软件和导航数据采集平台组成, 导航数据采集平台为船载各系统提供时间服务、采集外部设备数据并进行时间戳标定、根据导航算法计算的响炮时间实时同步触发外部设

备等, 可见具备内部时钟并给数据时间戳标定(数据授时)是拖缆综合导航系统工作的前提, 而时间同步(时间授时)又是船载外部系统能与拖缆综合导航系统协同工作的前提。

实现时间同步通常采用授时系统(时间服务器)的方式, 目前市场上常见授时系统分为两种, 一种为通用设备, 常用于 Internet 上提供用户计算机时间的同步, 受 Internet 网络环境影响, 同步实时性、精度通常不高; 另一种是专用设备, 通常作为专业组件内置于专业设备之中, 不能被

收稿日期:2021-11-08; 修回日期:2021-11-30。

基金项目:国家高技术研究发展计划(863计划)(2012AA09A211)。

作者简介:胡广浩(1983-),男,山东滕州人,硕士,工程师,主要从事地震勘探装备软件系统研发方向的研究。

阮福明(1977-),男,福建福安人,博士,高级工程师,主要从事地震勘探装备研发方向的研究。

引用格式:胡广浩,张昊楠,阮福明.基于 VxWorks 和 FPGA 的授时系统设计与实现[J].计算机测量与控制,2022,30(4):155-160.

其他系统所利用。针对物探船相对封闭的的局域网环境，本文基于 VxWorks 和现场可编程阵列 (FPGA, field-programmable gate array) 设计并实现了一套授时系统，该系统既能作为时钟基准用于内部数据授时，又能作为时间服务器用于同步局域网系统时间。在本授时系统之上扩展的导航数据采集平台，是“海途”拖缆综合导航系统^[3]的核心单元。

1 系统总体设计

本系统采用欧式通用计算机总线 (VME, versamodule eurocard) 工控机箱作为授时系统各模块搭载箱体，前插板和后插板基于 VME 背板总线互通互连，如图 1 所示。其中，前插板为系统主控板，采用 GE 公司 VG5 单板计算机和 VxWorks 实时操作系统；后插板为时钟守护板，主要包括 FPGA 模块、授时模块及外部天线插座和网络插座等。前插板和后插板采用通用型输入输出 (GPIO, general purpose IO) 组件接口进行通讯，物理上采用 P2 接插件连接。

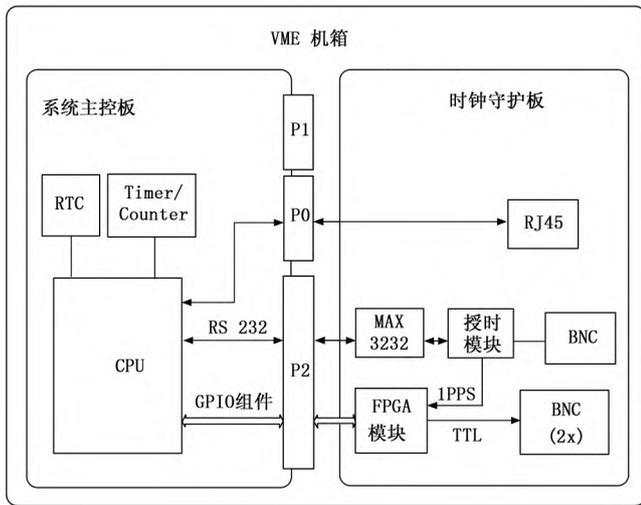


图 1 授时系统结构框图

1.1 流程设计

全球定位系统 (GPS, global positioning system) 提供了全球、全天候、实时的精密导航和定位能力，同时提供了协调世界时 (UTC, coordinate universal time) 作为时间系统，它是目前应用最为广泛的主动式卫星授时手段^[4-8]。

本文选用 i-Lotus 公司的 M12M Timing GPS 为授时模块，为本授时系统提供时间参考基准。物探船的速度一般不超过 8 m/s，M12M Timing GPS 基于 GPS 卫星 C/A Code 工作，最大能捕获 12 颗 GPS 卫星，动态速度达到 515 m/s，秒脉冲 (1 PPS, one pulse per second) 定时精度达到 12 ns @6-sigma，通讯协议支持 NMEA 0183 v3.0，能极大地满足海洋地震勘探的时间精度需要。M12M Timing GPS 授时模块以标准的晶体管-晶体管逻辑集成电路 (TTL, transistor-transistor logic) 电平形式每秒产生 1 PPS 信号的同

时，会以 RS232 串口形式同步输出一个与 1 PPS 相对应的整数秒 UTC 时间信息，串口 UTC 时间信息与 TTL 电平信号延迟在 50 ms 之内，时序如图 2 所示。

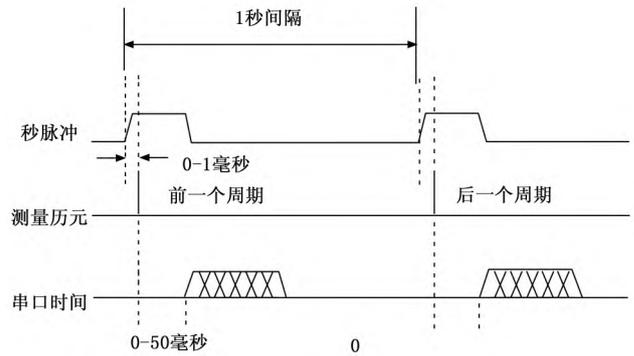


图 2 输出信号时序图

通过主控板捕获授时模块输出的 UTC 时间信息，将解析后的年月日时间信息交由系统主控板实时时钟 (RTC, real-time clock) 维护，时分秒信息通过 GPIO 组件接口交由 FPGA 模块维护，如图 3 所示。

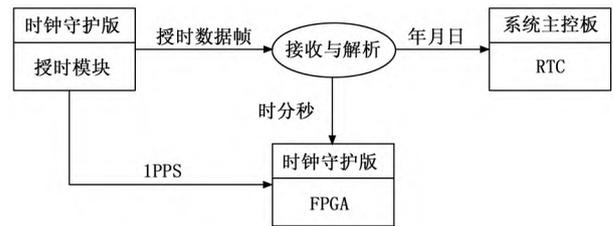


图 3 时间下行流程图

在以太网局域网环境中，网络时间协议 (NTP, network time protocol)^[9]是当前最常用的计算机系统时间同步协议。NTP 时间同步协议基于复杂的最优主时钟选择算法实现，带来的结果是时间同步收敛较慢，同时在同步过程中占用较多的系统资源^[10-12]，不能很好应对地震勘探中的实时性要求。简单网络时间协议 (SNTP, simple network time protocol) 在 NTP 基础上做了优化和改进，简化了复杂的时间同步计算过程，轻量级设计使得其在保证同步精度的前提下，更加适合于局域网内需要时间同步的计算机系统数量不是很多、单个时钟源情形，SNTP 在局域网范围内时间同步精度可以达到 0.1 ms 的精度^[13-14]，能满足地震勘探做时间同步的精度需求。地震勘探中各系统处于相对封闭的局域网环境中，各系统构成相对比较固定，采用 SNTP 协议能简化协议实现的复杂度，降低资源占用率和提升运行效率，可为其他应用最大留出系统资源。本系统 (运行于系统主控板的应用软件) 为 SNTP 的服务端，其他系统为客户端，如图 4 所示。

1.2 GPIO 组件模块

GPIO 为作为通用输入输出接口，计算机通过对它的控制实现与外部设备通讯的目的，使用时可以直接根据外部

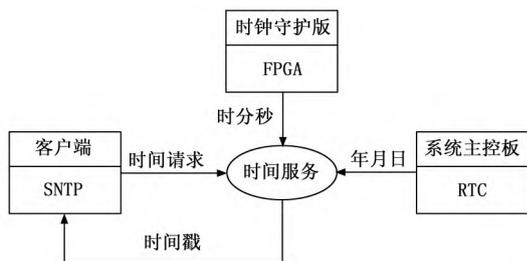


图 4 时间上行流程图

设备的数据传输需要, 通过对其进行软件编程达到传输数据的目的^[15]。本文 GPIO 组件的设计采用自定义的通信协议, 读数据、写数据、地址等总线宽度均是 8 位, 读控制、写控制等总线宽度均是 1 位, 引脚定义如表 1 所示。在本系统中系统主控板为主设备, 时钟守护板上的 FPGA 模块为从设备。

表 1 GPIO 物理引脚定义

Pin 脚	名称	描述	方向
[32 : 27]	Reversed	保留	下行
[26 : 26]	Ctrl_WR	写控制	下行
[25 : 25]	Ctrl_RD	读控制	下行
[24 : 17]	Addr	地址 MSB	下行
[16 : 9]	Data_RD	读数据 MSB	上行
[8 : 1]	Data_WR	写数据 MSB	下行

1) GPIO 读数据时序: 系统主控板通过 GPIO 从 FPGA 模块获取时间, 通过 25 引脚作为控制线, 拉低电平的同时送出地址, 延迟 1 μ s, 延迟期间 FPGA 根据地址将相应的数据送到数据总线 GPIO [16 : 9], 系统主控板读取 GPIO 获取数据, 最后将电平拉高, 完成读数据过程, 时序如图 5 所示。

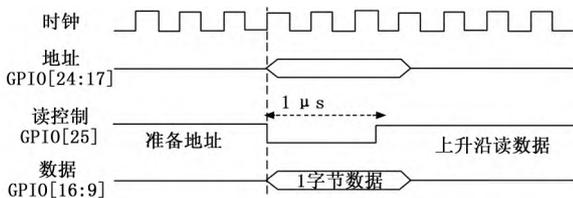


图 5 GPIO 读数据时序

2) GPIO 写数据时序: 系统主控板通过 GPIO 发送 GPS 时间 (时分秒) 数据给 FPGA 模块, 通过 26 引脚作为控制线, 拉低电平的同时送出地址和数据, 延迟 1 μ s, 延迟期间时钟守护板完成数据接收和处理, 最后将电平拉高, 完成写数据过程, 时序如图 6 所示。

2 时钟守护板硬件设计

随着可编程技术的不断发展和进步, FPGA 被广泛应用于各类电子设计领域。作为授时系统的核心, 时钟守护板 FPGA 模块选用 ALTERA 公司的 EP3C25F256 芯片, 它

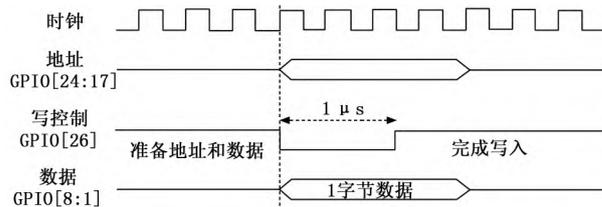


图 6 GPIO 写数据时序

内置 50 MHz 的晶振。作为时钟守护板的核心部件, FPGA 模块采用模块化设计思路^[16], 划分为 GPIO 接口模块、命令处理模块、1 PPS 监测模块和时钟守护模块, 其功能如图 7 所示。

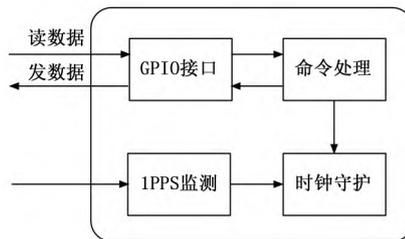


图 7 FPGA 功能框图

2.1 1 PPS 监测

1 PPS 监测用于对连续相邻的 1 PPS 信号之间的时间间隔进行监测, 当连续一段时间内相邻 1 PPS 信号时间间隔都稳定在正常阈值范围内, 则认为 1 PPS 为稳定的有效信号, 输出给时钟守护模块, 否则不输出。1 PPS 模块通过边沿检测模块、间隔计时器模块、稳定监测模块、开窗计时器模块等组合设计, 为时钟守护模块提供稳定的 1 PPS 信号输入。

1) 边沿检测模块: 该模块工作状态分为检测状态和空闲状态。令输入信号为 IPL, 其延迟一个时钟周期信号为 DPL。系统开启或复位后, 进入检测状态, 若 “IPL == 1 且 DPL == 0” 表示检测到脉冲上升沿, 输出一个 1 PPS 信号给间隔计时器模块和开窗计时器模块, 并跳转到空闲状态。在空闲状态下, 若 “IPL == 0 且 DPL == 1” 表示检测到脉冲下降沿, 跳转到检测状态。若检测 “IPL == DPL” 超出 500 ms, 强制跳转到检测状态, 以应对异常情况。

2) 间隔计时器模块: 跟踪连续 1 PPS 信号并计算相邻两个的时间间隔, 输出给稳定监测模块, 同时清空计时器开始新一轮间隔统计。

3) 稳定监测模块: 连续跟踪 60 s 时间内相邻 1 PPS 的间隔计时值都稳定在正常阈值范围内, 认为 1 PPS 为稳定的有效信号, 输出间隔计时的间隔平均值 AVG 和一个使能信号给开窗计时模块。

4) 开窗计时器模块: 检测到使能信号有效时开始计时, 当边沿检测模块的 1 PPS 信号到来时, 清空计时值。计时值为间隔平均值加 1 时, 强制计时值减掉间隔平均值,

同时继续计时。当计时时间处于 $[AVG-5 \mu s : AVG+5 \mu s]$ 时, 同时在此时间段内由边沿检测模块输入的 1 PPS 信号有效时, 则输出 1 PPS 信号给时钟守护模块。

2.2 时钟守护

时钟守护模块是 FPGA 模块的工作核心, 包括 GPS 计时器、秒计时器、 $25 \mu s$ 计时器、系统时钟计时器。时钟守护模块以授时模块为时钟源, 通过 $25 \mu s$ 计时器、秒计时器、GPS 计时器三级时间步进与外部授时模块的时钟对齐, 设计如图 8 所示。

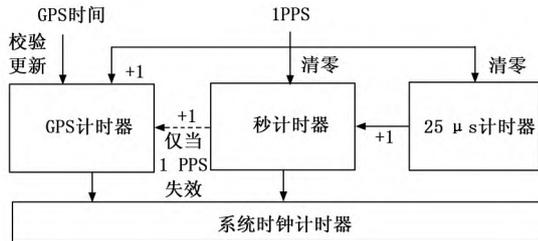


图 8 时钟守护模块结构图

1) $25 \mu s$ 计时器: 每 20 ns (50 MHz 晶振) 增加 1 计数, 每 1250 计数清零并且秒计时器增加 1 计数, 当 1 PPS 信号到来时强制清零。

2) 秒计时器: 每 $25 \mu s$ 计数周期增加 1 计数, 当 1 PPS 信号到来时清零。当 1 PPS 到来时候, 理论计数应该为 40 000, 考虑到 1 PPS 信号丢失和本地系统时钟偏差, 设计上每到达 40 002 计数强制清零并且 GPS 计时器增加 1, 这样把最大时间偏差控制在 $50 \mu s$ 。

3) GPS 计时器: 当 1 PPS 信号到来增加 1 计数, 当 1 PPS 失效时, 给出计数增加信号。当收到系统主控板发过来的 GPS 时间信息后, 将此计数器值更新。

4) 系统时钟计时器: 通过 $25 \mu s$ 计时器、秒计时器、GPS 计时器的组合, 采用系统时钟计时器维护当前系统时间。系统时钟计时器 = GPS 计时器 \times 40 000 + 秒计时器 (单位 $25 \mu s$)。

3 系统主控板软件

本系统作为物探船的唯一时间服务源, 必须实时响应各客户端的时间请求并具备能长时间稳定的提供时间服务能力。VxWorks 嵌入式实时操作系统^[17]具有中断延迟短、任务切换快、优先级抢占等优点, 以其良好的可靠性和卓越的实时性被广泛地应用在通信、航空航天、地球物理勘探^[18]等高精尖技术及实时性要求极高的领域中, 满足物探船对时间服务实时性和可靠性的要求。

NTP 和 SNTP 协议支持主从、广播模式。主从模式下, 用户向服务器提出服务请求根据所交换的信息计算两地时间偏差和网络延迟从中选择认为最准确的时间偏差并调整本地的时钟。广播模式适用于高速的局域网中局域网中一个或多个服务器以固定的时间周期向某个多播地址广播自己的时标客户端, 不计算时间偏差和网络延迟直接用接收

到的时标修正自己的时钟忽略各种误差^[9,13]。考虑到物探船局域网环境中各个系统相对稳定, 本文采用主从模式, 简化服务端软件设计, 提高时间服务效率。

基于软件工程模块化设计思想, 主控板软件由 GPIO 协议驱动、授时卡控制任务、SNTP 服务任务及时间服务钩子 (函数) 等组成, 如图 9 所示。GPIO 协议驱动进行 GPIO 总线协议的实现, 提供上层应用与 FPGA 模块通讯应用程序编程接口 (API, application programming interface), 授时卡控制任务对授时卡工作参数配置、工作状态监控、数据解析和时间分发等; SNTP 服务任务及时间服务钩子为外部系统提供时间服务。授时卡控制任务和 SNTP 服务任务需要访问 GPIO 共享资源, 设计互斥型信号量进行保护。

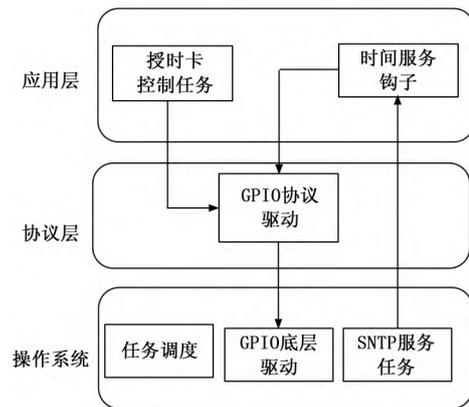


图 9 软件模块划分图

3.1 GPIO 接口模块

VxWorks 通过板级支持包 (BSP, board support package)^[19-21]提供了底层 GPIO 的驱动, 本系统通过实现自定义软总线协议, 为授时卡控制任务和 SNTP 服务任务提供操作 FPGA 模块的 API。

1) 初始化过程 GPIO _Init () 关键代码如下:

```

/* 创建 VxWorks 互斥型信号量, 实现 GPS 时间分派任务和时间服务任务的对 GPIO 操作的互斥 */
semMID =
semMCreate(SEM_Q_PRIORITY|SEM_INVERSION_SAFE|
SEM_DELETE_SAFE);
/* 设置 GPIO 工作方向, [9 : 16] - in, other - out */
sysGpioDirSet(0x0000FF00);
2) 读 GPIO 过程关键代码如下:
GPIO_Read(UINT8 addr, UINT8 * pData);
/* 加锁 */
semTake(semMID, WAIT_FOREVER);
/* 配置地址 */
GPIOValue = (GPIOValue &. 0xFF00FFFF) | ((addr << 16)
&. 0x00FF0000);
/* 拉低 GPIO 25 引脚 */
GPIOValue = GPIOValue &. 0xEFFFFFFF;
    
```

```

sysGpioWrite(GPIOValue);
/* 延迟 1us,在此期间 FPGA 模块完成数据准备 */
sysUsDelay(1);
/* 获取 1Byte 数据 */
*pData = (sysGpioRead(>>8) & 0xFF);
/* 拉高 GPIO 25 引脚(复位)*/
GPIOValue = GPIOValue | 0x10000000;
sysGpioWrite(GPIOValue);
/* 释放锁 */
semGive(semMID);
    
```

3) 写 GPIO 过程同读 GPIO 过程类似,不再详述。

3.2 时间服务钩子

VxWorks 的网络组件提供了基础 SNTP 服务的框架支持,本文无需关注协议本身的具体实现过程,只需实现框架开放的用户接口实现。首先通过配置 VxWorks 的操作系统映像,使 SNTP 服务以系统任务的形式运行^[19-20]。VxWorks 提供的 SNTP 服务是以钩子(回调)函数的形式支持用户自定义的时间服务实现,钩子函数设置入口为 sntpsClockSet(),钩子函数需具备 sntpsClockHook(int request, void *pBuffer) 接口方式,其中参数 request 为请求的代码,SNTP 协议规定需要实现 SNTPS_ID、SNTPS_RESOLUTION、SNPTS_REALTIME 等 3 项,实现流程如图 10 所示。

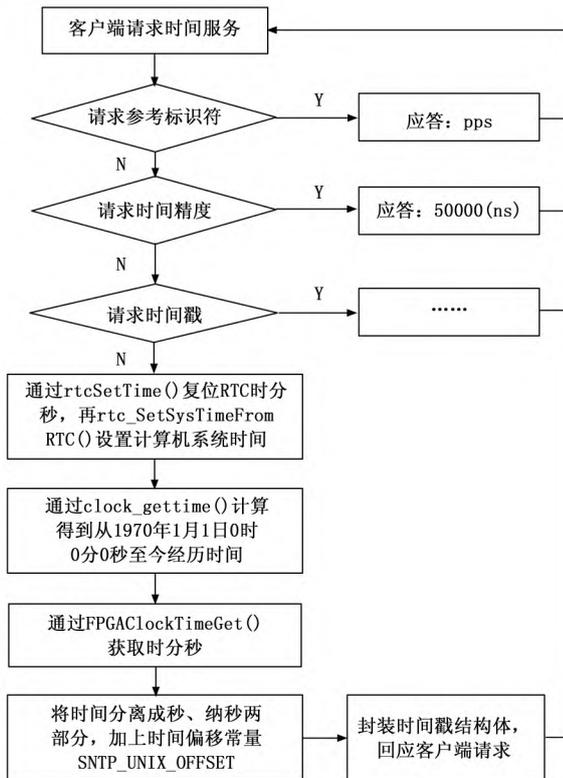


图 10 时间服务流程图

实现 SNTP 服务端核心代码如下:

```

/* 参考标识符 */
    
```

```

if(SNTPS_ID == request){
    strcpy(pBuffer, "pps");
}
/* 时间精度 */
else if(SNTPS_RESOLUTION == request){
    /* 由 FPGA 模块维护的时钟精度 50000(ns) */
    *((ULONG *)buffer) = (ULONG)50000;
}
/* 时间戳 */
else if(SNPTS_REALTIME == request){
    /* 复位 RTC 的时分秒 */
    rtcSetTime(0,0,0);
    /* 通过 RTC 提供的 API 实现由 RTC 时间设置计算机系统时
    钟 */
    rtc_SetSysTimeFromRTC();
    /* 获取计算机系统时间,从 1970 年 1 月 1 日 0 时 0 分 0 秒至
    今经历时间 */
    /* 其中,timeval 为 struct timespec 类型 */
    clock_gettime(CLOCK_REALTIME, &timeval);
    /* 获取 FPGA 时间(时分秒) */
    /* FPGAClockTimeGet 封装了对 GPIO_Read 的调用 */
    FPGAClockTimeGet(&clockTime);
    /* FPGA 秒部分 */
    clockTimeSec = clockTime/40000;
    /* FPGA 纳秒部分(FPGA 计时单位 25us,乘以 40000 为 1
    秒) */
    clockTimeNano = (clockTime -
    clockTimeSec * 40000) * 25000;
    /* SNTP 服务器发送的时间需转化为格林尼治标准时间 */
    /* 即 1970 年 1 月 1 日 0 时 0 分 0 秒以来所经过的时间,所以
    加上 */
    /* 时间偏移常量 SntpUnixOffset */
    time = timeval.tv_sec +
    SntpUnixOffset + clockTimeSec;
    pTime = (ULONG *)buffer;
    /* 封装 SNTP 时间帧秒部分 */
    *pTime++ = time;
    /* 封装 SNTP 时间帧纳秒部分 */
    *pTime =
    sntpsNsecToFraction(clockTimeNano);
} else {.. }
    
```

4 实验结果与应用结果

FPGA 模块以授时模块为时钟源,通过 25 μs 计时器、秒计时器、GPS 计时器三级时间步进进行时钟守护,软件模块实现 SNTP 服务端协议,根据 SNTP 协议特点,局域网内系统同步的精度跟系统处理延迟无关,仅跟局域网环境有关。因此,本系统对授时系统的验证只需要测试授时系统的时间守护精度,因此本系统的授时精度完全取决于 FPGA 模块时钟守护精度,跟软件 SNTP 协议模块无关。

授时模块输出的秒脉冲 TTL 电平直接传递给 FPGA 模块, 标记时间为 TOD, 输出的串口 UTC 时间信息 SOD 经由软件模块传递给 FPGA 模块, FPGA 模块计算两个信号时间差 Delta, Delta 的计时刻度为 $1 \mu\text{s}$ 。FPGA 模块在收到 UTC 时间信息后, 将依据 TOD 和时间差 Delta 维护内部时钟。从三层授时模型看, 影响授时精度的是秒计时器精度, 因此测量秒计时器精度即可得到授时精度。

M12M Timing GPS 授时模块以 TTL 电平形式每秒产生 1 PPS 信号的同时, 会以 RS232 串口形式同步输出一个与 1 PPS 相对应的整数秒 UTC 时间信息, 串口 UTC 时间信息与 TTL 电平信号延迟在 50 ms 之内, 时序如图 2 所示。

将授时模块以 TTL 电平形式每秒产生 1 PPS 信号、与 1 PPS 相对应的整数秒 UTC 时间信息接入到 FPGA 模块, 每来一个 1 PPS 则秒计时器清零, 并上传当前 1 PPS 到达时间, 发送给软件模块进行记录, 最后分析 1 PPS 达到时间的数据, 连续运行 4 个小时左右。按照 1 PPS 达到时间帧的格式, 提取微秒数据, 将微秒数据做直方图统计, 如图 11 所示。

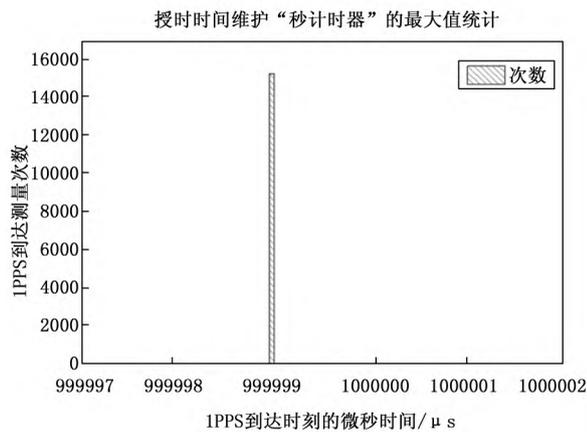


图 11 统计图

根据直方图统计的数据, 计算出微秒数据的标准差, 标准差在概率统计中, 反映组内个体间的离散程度, 计算所得平均值为 999 999. 005 5, 计算所得标准差为 0. 074 116, 数据离散程度低, 靠近中心平均值, 所以认为对于时间精度的截取, 可以达到百纳秒级, 满足自主海上地震勘探装备授时精度不低于 $50 \mu\text{s}$ 的精度要求。

在本授时系统之上扩展的导航数据采集平台, 是“海途”拖缆综合导航系统^[3]的核心单元, 顺利完成海上三维地震采集作业, 它的成功应用表明, 该授时系统从时间授时精度、稳定性上都能满足海上地震勘探生产作业要求。

5 结束语

本文开发了基于 VxWorks 实时操作系统和 FPGA 的授时系统, 授时精度优于 $50 \mu\text{s}$, 成功应用到海上拖缆地震勘探生产作业中, 满足物探船上对时间同步的精度要求和实

时性要求。在不失实时性和精度的前提下, 该系统采用了模块块化设计, 良好的扩展能力, 使之易于扩展出具有时间标定或时间服务的应用系统。

参考文献:

- [1] 阮福明, 吴秋云, 王 斌, 等. 中国海油地震勘探采集装备技术研制与应用 [J]. 中国海上油气, 2017, 29 (3): 19-24.
- [2] 李绪宣, 朱振宇, 张金森. 中国海油地震勘探技术进展与发展方向 [J]. 中国海上油气, 2016, 28 (1): 1-12.
- [3] 王 璐. 中国海油地震采集装备搭载“火眼金睛”和“最强大脑” [N/OL]. [2021-01-29]. http://www.jjckb.cn/2021-01/29/c_139706956.htm.
- [4] 王 卿, 宋铁成, 奉 媛. 基于 GPS 技术进行精确授时的方法 [J]. 电气电子教学学报, 2007, 29 (4): 34-38.
- [5] 薛亚洲, 张 琨, 刘文菲. 一种 GPS 数据记录仪的设计实现 [J]. 计算机测量与控制, 2017, 25 (12): 295-301.
- [6] 张冶炼. 基于 GPS 的智能变电站高精度时钟设计与实现 [D]. 南京: 南京理工大学, 2014.
- [7] 邓 伟. 基于 GPS 时钟同步系统的实现与应用 [D]. 北京: 北京邮电大学, 2015.
- [8] 张冶炼. 基于 GPS 授时的本地同步时钟的设计 [D]. 成都: 电子科技大学, 2012.
- [9] 王晓冬, 阚德涛, 张志武. 以太网的时钟同步技术 [J]. 电子工程师, 2008, 34 (9): 47-50.
- [10] 曾庆琦. 高精度网络时间同步的研究与实现 [D]. 北京: 中国科学院大学, 2020.
- [11] 陈 敏. 基于 NTP 协议的网络时间同步系统的研究与实现 [D]. 武汉: 华中科技大学, 2005.
- [12] 王瑞清. 嵌入式高精度 NTP 网络时间服务器研究与实现 [D]. 武汉: 华中科技大学, 2011.
- [13] 马素刚, 孟伟君. 基于 SNTP 的网络时钟软件设计与实现 [J]. 西安邮电学院学报, 2009, 14 (3): 98-101.
- [14] 徐 强, 汪 芸. 基于 SNTP 同步模型的时钟同步系统 [J]. 计算机应用与软件, 2007, 24 (9): 54-56.
- [15] 高 原, 许 聪, 王 媛. 高性能 DSP 处理器 GPIO 端口设计 [J]. 中国集成电路, 2017, 26 (1): 24-27.
- [16] 张 松, 李 筠. FPGA 的模块化设计方法 [J]. 电子测量与仪器学报, 2014, 28 (5): 560-565.
- [17] 李贞妮, 张 军, 罗喜伶, 等. 基于 VxWorks 的 NTP 服务器的设计与实现 [J]. 计算机工程与设计, 2006, 27 (23): 4404-4407.
- [18] 李艳军, 罗兰兵, 李兴华. 嵌入式实时操作系统 VxWorks 及其在地震勘探仪器中的应用 [J]. 物探装备, 2009, 19 (4): 227-232.
- [19] 周启平, 张 扬. VxWorks 下设备驱动程序及 BSP 开发指南 [M]. 北京: 中国电力出版社, 2004.
- [20] 张 杨, 于银涛. Vxworks 内核、设备驱动与 BSP 开发详解 [M]. 北京: 人民邮电出版社, 2009.
- [21] 孔祥营, 柏桂芝. 嵌入式实时操作系统 VxWorks 及其开发环境 Tornado [M]. 北京: 中国电力出版社, 2002.